



深圳市思泽远科技有限公司  
SHENZHEN SI ZE YUAN TECHNOLOGY CO.,LTD.

# 规格书

## SZY55F0系列

### 32 位 CPU 语音芯片

32位CPU | 播放音乐 | 外挂Flash设备

版本：V3.0

日期：2023.11.05

声明：深圳市思泽远科技有限公司保留更改本文件的权利，恕不另行通知。思泽远科技提供的信息被认为是准确可靠的，但是，思泽远科技不对本档中可能出现的任何错误提供担保。请联系思泽远科技以获取规格书最新版本下订单。思泽远科技不承担因其使用而侵犯第三方专利或其他权利的任何责任，此外思泽远科技产品未被授权用作于重要医疗设备/系统或航空设备/系统等关键部件，其中未经思泽远科技明确书面批准，产品可能会对用户造成重大影响，我司不承担任何责任。

地址：深圳市宝安区西乡镇宝民二路好运来商务大厦A座7楼7001-7007室

电话：0755-29112251/29556853 网址：[www.szy0755.cn](http://www.szy0755.cn)

# 目 录

一、芯片内部特性 .....	1
1.1 CPU 内核 .....	1
1.2 存储 .....	1
1.3 时钟源 .....	1
1.4 数字 IO .....	1
1.5 数字化外设 .....	1
1.6 模拟外设 .....	2
1.7 操作条件 .....	2
1.8 封装规格 .....	2
1.9 应用 .....	2
二、引脚定义 .....	2
2.1 SZY55F-SSOP24 引脚分配 .....	2
2.2 SZY55F-SSOP24 PIN 引脚说明描述 .....	3
三、电气特性 .....	5
3.1 绝对最大额定值 .....	5
3.2 PMU 特性 .....	5
3.3 IO 输入/输出电气逻辑特性 .....	5
3.4 内部电阻器特性 .....	5
四、SSOP24 参考原理图 .....	6
五、SSOP24 芯片尺寸图 .....	6

## 一、芯片内部特性

### 1.1 CPU内核

- 32位CPU，内置ICACH，可连接Flash进行代码扩展
- 主频率高达120MHz

### 1.2 存储

- 内置28KB SRAM
- IC ache SRAM:8KB可配置

### 1.3 时钟源

- RC时钟频率约16MHz
- LRC（低功率RC）时钟频率大约200KHz

### 1.4 数字IO

- SSOP24: 19个可编程I/O引脚
- IO支持的一般性上拉（10k）、下拉（60k），强、弱输出、输入和高阻抗
- 最多4个外部中断/唤醒源（可用低功率，可以多路复用到任意IO，带硬件滤波器）
- 输入通道和输出通道，提供任意IO输入和输出选项

### 1.5 数字化外设

- 两个UART控制器（UART0/1），UART1支持DMA和流控制
- 两个带DMA的SPI控制器（SPI0/1），支持主模式和从模式。
- 内置SPI闪存控制器，用于运行代码
- 三个32位异步驱动器定时器
- 一个IC控制器
- 三通道PWM输出
- 红外遥控解码器
- 看门狗

## 1.6 模拟外设

- 0.5瓦D类音频放大器输出
- 10位高精度ADC
- 低压保护
- 上电复位

## 1.7 操作条件

- 工作电压
- VBAT:2.0v-5.5v
- IOVDD:2.0v-3.4v
- 工作温度：-40°C至+85°C

## 1.8 封装规格

- SSOP24

## 1.9 应用

- 声音玩具
- 音频播放器

## 二、引脚定义

### 2.1 引脚分配

<u>PD2</u>	1		24	<u>PA11</u>
<u>PD1</u>	2		23	<u>PA12</u>
<u>PD0</u>	3		22	<u>PB0</u>
<u>PA7</u>	4		21	<u>PB1</u>
<u>PA6</u>	5		20	<u>PB2</u>
<u>PA3</u>	6		19	<u>PB4</u>
<u>PA2</u>	7	QSOP24	18	<u>PB5</u>
<u>PA1</u>	8		17	<u>PB6</u>
<u>PA0</u>	9		16	<u>PB8</u>
<u>IOVDD</u>	10		15	<u>PB9</u>
<u>VBAT</u>	11		14	<u>DACN</u>
<u>GND</u>	12		13	<u>DACP</u>

## 2.2 SZY55F-SSOP24 PIN引脚说明描述

PIN NO.	Name	Type	Drive (mA)	Function	Description
1	PD2	I/O	8/64	GPIO (pull up)	SPI0CSA:SPI0 Chip Select(A); SFCCSA:SFC Chip Select(A);
2	PD0	I/O	8/64	GPIO	SPI0CLKA:SPI0 Clock(A); SFCCLKA:SFC Clock(A);
3	PD1	I/O	8/64	GPIO	SPI0DOA(0):SPI0 Data0 Out(A); SFCDOA(0):SFC Data0 Out(A);
4	PA7	I/O	8/64	GPIO	ADC7:ADC Input Channel 7; SPI1DOC:SPI1 Data Out(C); UART0RXA:Uart0 Data In(A); I2C_SDA(C); PWM1:PWM Channel1 Output;
5	PA6	I/O	8/64	GPIO	ADC6:ADC Input Channel 6; SPI1CLKC:SPI1 Clock(C); UART0TXA:Uart0 Data Out(A); I2C_SCL(C); TMR2:Timer2 Clock In; PWM0:PWM Channel0 Output;
6	PA3	I/O	8/64	GPIO	ADC3:ADC Input Channel 3; SPI0DIB(1):SPI0 Data1 In(B); SD0DATA:SD0 Data(A); CLKOUT;PWM2L; MCAP0:Motor Timer0 Capture;
7	PA2	I/O	8/64	GPIO	ADC2:ADC Input Channel 2; SPI0DOB(0):SPI0 Data0 Out(B); SD0CMDA:SD0 Command(A); I2C_SDA(B); PWM2H;
8	PA1	I/O	8/64	GPIO	ADC1:ADC Input Channel 1; SPI0CLKB:SPI0 Clock(B); SD0CLKA:SD0 Clock(A); UART0RXB:Uart0 Data In(B); I2C_SCL(B); CAP2:Timer2 Capture;

9	PA0	I/O	8/64	GPIO (pull up)	Long Press Reset; ADC0:ADC Input Channel 0; UART0TXB:Uart0 Data Out(B);
10	IOVDD	P	/		Digital Power; (Internal linear regulator output)
11	VBAT	P	/		Battery Power Supply;
12	VSS	G	/		Ground;
13	DACP	O	/		Class-D APA Positive Output;
14	DACN	O	/		Class-D APA Negative Output;
15	PB9	I/O	8	GPIO (High Voltage Resistance)	SPI1DOD:SPI1 Data Out(D); UART1TRXB:Uart1 Data In/Out(B); I2C_SDA(D); CAP1:Timer1 Capture;
16	PB8	I/O	8	GPIO (High Voltage Resistance)	SPI1CLKD:SPI1 Clock(D); I2C_SCL(D); OSCIA:Crystal Oscillator Input(A);
17	PB6	I/O	8/64	GPIO	SD0DATC:SD0 Data(C);
18	PB5	I/O	8/64	GPIO	ADC13:ADC Input Channel 13; SD0CMDC:SD0 Command(C);
19	PB4	I/O	8/64	GPIO	ADC12:ADC Input Channel 12; SD0CLKC:SD0 Clock(C);
20	PB2	I/O	8/64	GPIO	SPI1DIA:SPI1 Data In(A); SD0DATB:SD0 Data(B);
21	PB1	I/O	8/64	GPIO (pull down)	ADC11:ADC Input Channel 11; SPI1DOA:SPI1 Data Out(A); SD0CMDB:SD0 Command(B); I2C_SDA(A);
22	PB0	I/O	8/64	GPIO (pull down)	ADC10:ADC Input Channel 10; SPI1CLKA:SPI1 Clock(A); SD0CLKB:SD0 Clock(B); I2C_SCL(A);
23	PA12	I/O	8/64	GPIO	PWM3:PWM Channel3 Output;
24	PA11	I/O	8/64	GPIO	TMR0:Timer0 Clock In; PWM2:PWM Channel2 Output;

## 三、电气特性

### 3.1 绝对最大额定值

Symbol	Parameter	Min	Max	Unit
Tamb	Ambient Temperature	-40	+85	°C
Tstg	Storage temperature	-65	+150	°C
VBAT	Supply Voltage	-0.3	5.5	V
VIOVDD33	3.3V IO Input Voltage	-0.3	3.6	V

备注：芯片可能会因超过绝对最大额定值而损坏

### 3.2 PMU 特性

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
VBAT	Voltage Input	2.0	3.7	5.5	V	-
VIOVDD	Voltage output	2.0	3.0	3.4	V	VBAT = 3.7V, 100mA loading
IIOVDD	Loading current	-	-	100	mA	VBAT=3.7V

### 3.3 IO输入/输出电气逻辑特性

IO input characteristics						
Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
V <sub>IL</sub>	Low-Level Input Voltage	-0.3	-	0.3* IOVDD	V	IOVDD = 3.3V
V <sub>IH</sub>	High-Level Input Voltage	0.7* IOVDD	-	IOVDD+0.3	V	IOVDD = 3.3V
IO output characteristics						
V <sub>OL</sub>	Low-Level Output Voltage	-	-	0.33	V	IOVDD = 3.3V
V <sub>OH</sub>	High-Level Output Voltage	2.7	-	-	V	IOVDD = 3.3V

### 3.4 内部电阻器特性

Port	General Output	High Drive	Internal Pull-Up Resistor	Internal Pull-Down Resistor	Comment
PA0-PA12 PB0-PB7	8mA	64mA	10K	60K	1、PA0, PD2 default pull up 2、PB0 & PB1 default pull down

PD0-PD2					3、internal pull-up/pull-down resistance   accuracy ±20%
PB8,PB9	8mA	-	10K	60K	

**四、SSOP24 外挂FLASH参考原理图**

**语音IC**

**喇叭**

**按键模块**

**FLASH**

**LED模块**

**程序下载口**

烧录口请预留

**PCB 设计注意事项:**

- 1: VMCU/IOVDD 必须连接去耦电容到GND, 与引脚保持在5MM以内
- 2: IOVDD: 内置LDO输出脚, GPIO逻辑电压: 3.3V/100mA
- 3: Vih(高电平输入电压): IOVDD\*0.7~IOVDD+0.3V

**五、SSOP24芯片尺寸图**

QSOP-24 (150mil, 0.635mm pitch)

SECTION B-B  
BASE METAL WITH PLATING

Symbol	MILLIMETERS		
	MIN	TYP	MAX
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0.00	-	8°