



深圳市思泽远科技有限公司
SHENZHEN SI ZE YUAN TECHNOLOGY CO.,LTD.

规格书

SZY45F系列

24K 录变语音芯片

支持录变音 | 播放音乐 | 外挂USB/Flash/TF卡设备

版本: V3.0

日期: 2023.11.05

声明: 深圳市思泽远科技有限公司保留更改本文件的权利, 恕不另行通知。思泽远科技提供的信息被认为是准确可靠的, 但是, 思泽远科技不对本文件中可能出现的任何错误提供担保。请联系思泽远科技以获取规格书最新版本下订单。思泽远科技不承担因其使用而侵犯第三方专利或其他权利的任何责任, 此外思泽远科技产品未被授权用作于重要医疗设备/系统或航空设备/系统等关键部件, 其中未经思泽远科技明确书面批准, 产品可能会对用户造成重大影响, 我司不承担任何责任。

联系地址: 深圳市宝安区西乡镇宝民二路好运来商务大厦A座7楼7001-7007室
联系电话: 0755-29112251/29556853 网址: www.szy0755.cn

目 录

一、芯片内部特性	1
1.1 CPU内核	1
1.2 存储	1
1.3 时钟源	1
1.4 数字IO	1
1.5 数字化外设	1
1.6 模拟外设	2
1.7 操作条件	2
1.8 封装规格	2
1.9 应用	2
二、引脚定义	3
2.1 QSOP24引脚分配	3
2.2 SZY45F_QSOP24 PIN引脚说明描述	3
三、电气特性	6
3.1绝对最大额定值	6
3.2 PMU 特性	6
3.3 IO输入/输出电气逻辑特性	6
3.4 内部电阻器特性	7
3.5 模拟DAC (PB0) 特性	7
3.6 ADC 特点	7
四、串口协议说明	8
五、串口协议参考表	8
六、SSOP24 参考原理图	10
七、SSOP24 芯片尺寸图	11

一、芯片内部特性

1.1 CPU内核

- 32位CPU，最高频率为160MHz
- 最大16KB 4路IC ache，可配置的部分方式作为通用用于CPU或其他用途的内存外围设备

1.2 存储

- 内置32KB SRAM（不包括IC ache）
- IC ache SRAM:4KB~12KB可配置
-

1.3 时钟源

- RC时钟频率约16MHz
- LRC（低功率RC）时钟频率大约32KHz
- HTC（低漂移内部高频RC）时钟频率为5MHz

1.4 数字IO

- 16个可编程I/O引脚
- USB DP/DM可配置为正常I/O引脚
- IO支持的一般性上拉（10k）、下拉（60k），强、弱输出，输入和高阻抗
- 最多8个外部中断/唤醒源（可用低功率，可以多路复用到任意IO，带硬件滤波器）
- 输入通道和输出通道，提供任意IO输入和输出选项

1.5 数字化外设

- 一个全速USB 1.1物理层
- 两个UART控制器（UART0/1），UART1支持DMA和流控制
- 两个带DMA的SPI控制器（SPI0/1），支持主模式和从模式。
- 一个SPI闪存控制器，用于运行代码
- 内置SPI Flash
- I2S音频接口
- 两个16位异步驱动器定时器

- 一个IIC控制器
- 四通道PWM输出
- 0.5瓦D类音频放大器输出
- 红外遥控解码器
- 看门狗
- 64位EFUSE

1.6 模拟外设

- 麦克风放大器电路
- 两个模拟音频输入通道
- 10位高精度模数转换器
- 16位高精度ADC（主要作为录音）
- 16位高精度数模DAC
- 低压保护
- 上电复位

1.7 操作条件

- 工作电压
- VBAT:2.0v-5.5v
- IOVDD:2.0v-3.4v
- 工作温度：-40°C至+85°C

1.8 封装规格

- QSOP24

1.9 应用

- 声音玩具
- 音频播放器

二、引脚定义

2.1 QSOP24引脚分配

PA6/PD2	1	QSOP24	24	PA8
PA5/PD1	2		23	PA9
PA4/PD0	3		22	PA10
USBDM	4		21	PA11
USBDP	5		20	PA12
PA3	6		19	DACNO
PA2	7		18	DACPO
PA1	8		17	GND
PA0/PA15	9		16	VBAT
PA14	10		15	IOVDD
PA13	11		14	PB0
PB1	12		13	AGND

图2-1 SZY45F_QSOP24封装图

2.2 SZY45F_QSOP24 PIN引脚说明描述

PIN NO	Name	Type	Drive (mA)	Function	Description
1	PA6	I/O	8/64	GPIO	I2S_MCLK:Audio Link Master Clock; SPI1DIC:SPI1 Data In(C); SD0DATD:SD0 Data(D);
2	PA5	I/O	8/64	GPIO	ADC7:ADC Input Channel7; SPI0DAT3:SPI0 Data Out3 SPI1DOC:SPI1 Data Out(C); SD0CMDC:SD0 Command(C); SD0CMDD:SD0 Command(D); UART0RXA:Uart0 Data In(A); I2C_SDA(C); PWM1:PWM Channel1 Output;
3	PA4	I/O	8/64	GPIO	ADC6:ADC Input Channel 6; SPI0DAT2:SPI0 Data 2; SPI1CLKC:SPI1 Clock(C); SD0CLKC:SD0 Clock(C); SD0CLKD:SD0 Clock(D); UART0TXA:Uart0 Data Out(A); I2C_SCL(C); TMR2:Timer2 Clock In;

					PWM0:PWM Channel0 Output;
4	USBDM	I/O	10	USB Negative Data (pull down)	ADC5:ADC Input Channel 5; SPI1DOA:SPI1 Data Out(A); SD0DATC:SD0 Data(C); UART1TXA:Uart1 Data Out(A); I2C_SDA(A);
5	USBDP	I/O	10	USB Positive Data (pull down)	ADC4:ADC Input Channel 4; SPI1CLKA:SPI1 Clock(A); UART1RXA:Uart1 Data In(A); I2C_SCL(A);
6	PA3	I/O	8/64	GPIO	ADC3:ADC Input Channel 3; SPI0DIB(1):SPI0 Data1 In(B); SPI1DIA:SPI1 Data In(A); SD0DATA:SD0 Data(A); PWM2L; MCAP0:Motor Timer0 Capture;
7	PA2	I/O	8/64	GPIO	ADC2:ADC Input Channel 2; SPI0DOB(0):SPI0 Data0 Out(B); SD0CMDA:SD0 Command(A); I2C_SDA(B); PWM2H;
8	PA1	I/O	8/64	GPIO	ADC1:ADC Input Channel 1; SPI0CLKB:SPI0 Clock(B); SD0CLKA:SD0 Clock(A); UART0RXB:Uart0 Data In(B); I2C_SCL(B); CAP2:Timer2 Capture;
9	PA0	I/O	8/64	GPIO (pull up)	Long Press Reset; ADC0:ADC Input Channel 0; UART0TXB:Uart0 Data Out(B);
	PA15	I/O	8/64	GPIO	ADC12:ADC Input Channel 12; MIC_LDO:Microphone Power Output;
10	PA14	I/O	8/64	GPIO	ADC11:ADC Input Channel 11; AUX1:Analog Channel 1 Input;
11	PA13	I/O	8/64	GPIO	ADC10:ADC Input Channel 10; AUX0:Analog Channel 0 Input; MIC_BIAS:Microphone Bias Output; CAP0:Timer0 Capture
12	PB1	I/O	8/64	GPIO	MIC_IN: MIC Input Channel;
13	AGND	G	/	GPIO	Analog Ground;
14	PB0	I/O	8/64	GPIO	DAC:Analog Audio Output;

					ADC13:ADC Input Channel 13; LVD:Low Voltage Detect;
15	IOVDD	P	/		GPIO Power;
16	VBAT	P	/		Battery Power Supply;
17	GND	G	/		Digital Ground;
18	DACPO	O	/		Class-D APA Positive Output;
19	DACNO	O	/		Class-D APA Negative Output;
20	PA12	I/O	8/64	GPIO	I2S_LRCK:Audio Link Word Select; SPI1DOB:SPI1 Data Out(B); SD0CMDB:SD0 Command(B); MCAP3:Motor Timer3 Capture;
21	PA11	I/O	8/64	GPIO	ADC9:ADC Input Channel 9; I2S_SCLK:Audio Link Serial Clock; SPI1CLKB:SPI1 Clock(B); SD0CLKB:SD0 Clock(B); MCAP2:Motor Timer2 Capture;
22	PA10	I/O	8/64	GPIO	ADC8:ADC Input Channel 8; I2S_DAT3:Audio Link Data3; SPI1DIB:SPI1 Data In(B); SD0DATB:SD0 Data(B); TMR1:Timer1 Clock In; MCAP1:Motor Timer1 Capture;
23	PA9	I/O	8	GPIO (High Voltage Resistance)	I2S_DAT2:Audio Link Data2; UART1TXB:Uart1 Data Out(B); UART1RXB:Uart1 Data In(B); I2C_SDA(D); CAP1:Timer1 Capture; PWM3:PWM Channel3 Output;
24	PA8	I/O	8	GPIO (High Voltage Resistance)	I2S_DAT1:Audio Link Data1; I2C_SCL(D); TMR0:Timer0 Clock In; PWM2:PWM Channel2 Output; OSCI:Crystal Oscillator Input;

三、电气特性

3.1 绝对最大额定值

Symbol	Parameter	Min	Max	Unit
Tamb	Ambient Temperature	-40	+85	°C
Tstg	Storage temperature	-65	+150	°C
VBAT	Supply Voltage	-0.3	5.5	V
VIOVDD33	3.3V IO Input Voltage	-0.3	3.6	V

备注：芯片可能会因超过绝对最大额定值而损坏

3.2 PMU 特性

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
VBAT	Voltage Input	2.0	3.7	5.5	V	—
VIOVDD	Voltage output	2.0	3.0	3.4	V	VBAT=3.7V,100mA loading
IIOVDD	Loading current	—	—	100	mA	VBAT=3.7V

3.3 IO输入/输出电气逻辑特性

IO input characteristics						
Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
V _{IL}	Low-Level Input Voltage	-0.3	—	0.3*IOVDD	V	IOVDD=3.3V
V _{IH}	High-Level Input Voltage	0.7*IOVDD	—	IOVDD+0.3	V	IOVDD=3.3V
IO output characteristics						
V _{OL}	Low-Level Output Voltage	—	—	0.33	V	IOVDD=3.3V
V _{OH}	High-Level Output Voltage	2.7	—	—	V	IOVDD=3.3V

3.4 内部电阻器特性

Port	General Output	High Drive	Internal pull-Up Resistor	Internal pull-Down Resistor	Comment
PA0~PA6 、 PA10~PA15 PB0、PB1	8mA	64mA	10K	60K	1、PA0 default pull up 2、USBDM&USBDP default pull down 3、internal pull_up/pull_down resistance accuracy±20%
PA8、PA9 (high voltage I/O)	8mA	—	10K	60K	
USBDP	10mA	—	1.5K	15K	
USBDM	10mA	—	180K	15K	

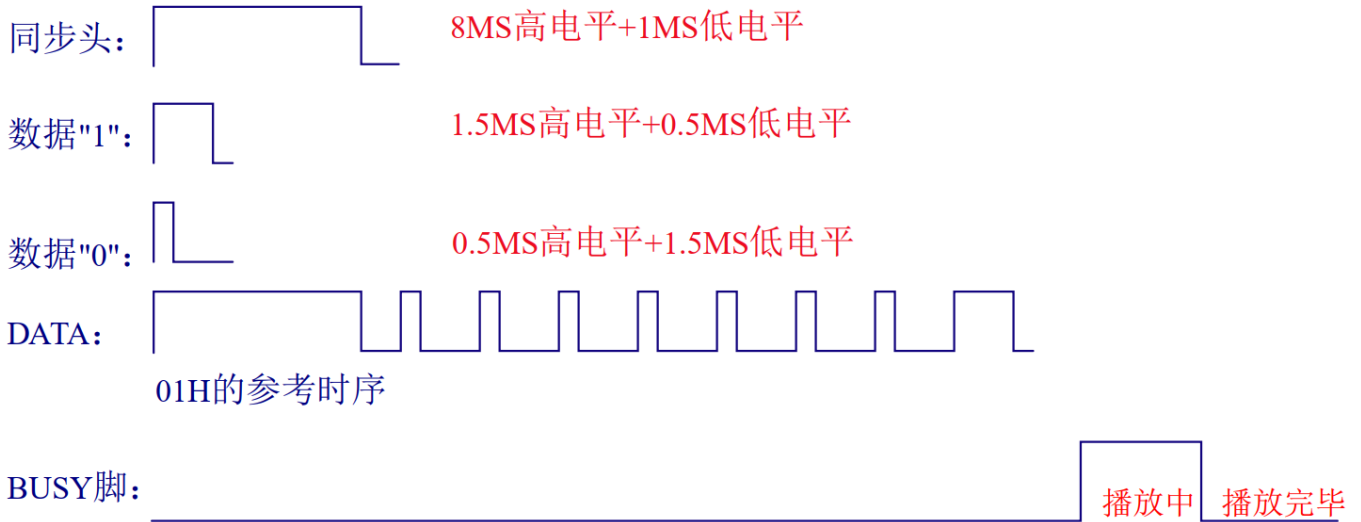
3.5 模拟DAC (PB0) 特性

Parameter	Min	Typ	Max	Unit	Test Conditions
Frequency Response	20	—	16K	Hz	1KHz/0dB 100Kkohm loading With A-Weighted Filter
THD+N	—	-65	—	dB	
S/N	—	95	—	dB	
Output Swing	—	0.54	—	Vrms	1KHz/60dB 100kohm loading with A-Weighted Filter
Dynamic Range	—	92	—	dB	
Output Resistance	—	8.3	—	K	

3.6 ADC 特点

Parameter	Min	Typ	Max	Unit	Test Conditions
Dynamic Range	—	75	—	dB	1KHz/210mVrms line mode: 6dB with cap PGAIS=2
S/N	—	79	—	dB	
THD+N	—	-70	—	dB	

四、串口协议说明



BUSY脚: 有声音时输出高电平，无声音时输出低电平。

DATA:

- (1): 平时 DATA 脚为低电平。
- (2): 每发一个信号前必须要有一个同步头。
- (3): 同步头为 8MS 高和 1MS 低组成。
- (4): 数据“0”： 0.5MS 高电平和 1.5MS 低电平组成。
- (5): 数据“1”： 1.5MS 高电平和 0.5MS 低电平组成。
- (6)先接收数据的最高位BIT7，在接收 N-1 位，最后接收数据的最低位BIT0。
- (7): **BUSY脚:** 有声音为高电平，无声音为低电平。
- (8): **MUTE脚:** 有声音为低电平，无声音为高电平。同时为功放使能脚。
- (9): **功耗:** 功耗约30uA，如果需要更低功耗，协议和程序需变动。

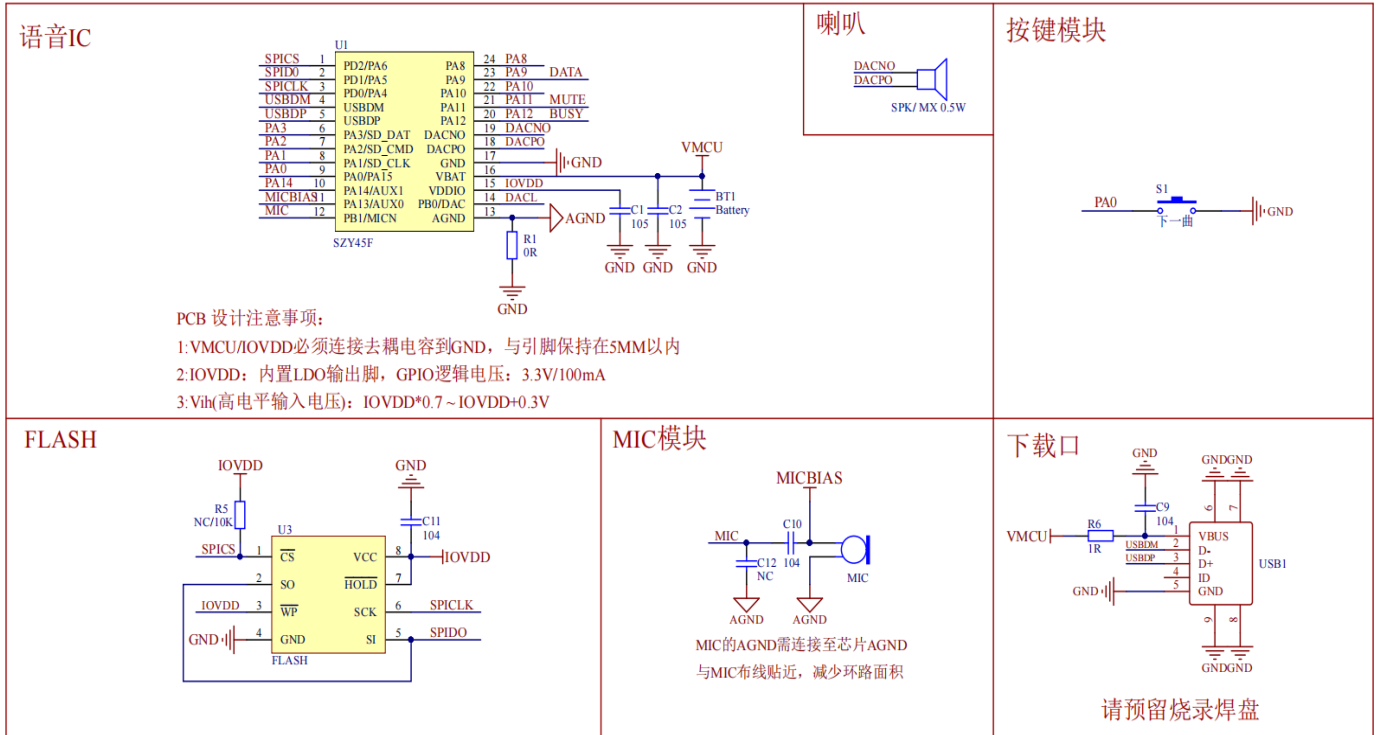
五、串口协议参考表

序号	协议码	说明	备注
1	0X00	固定声音1	
2	0X01	固定声音2	
3	0X02	固定声音3	
4	0X03	固定声音4	
5	0X04	固定声音5	

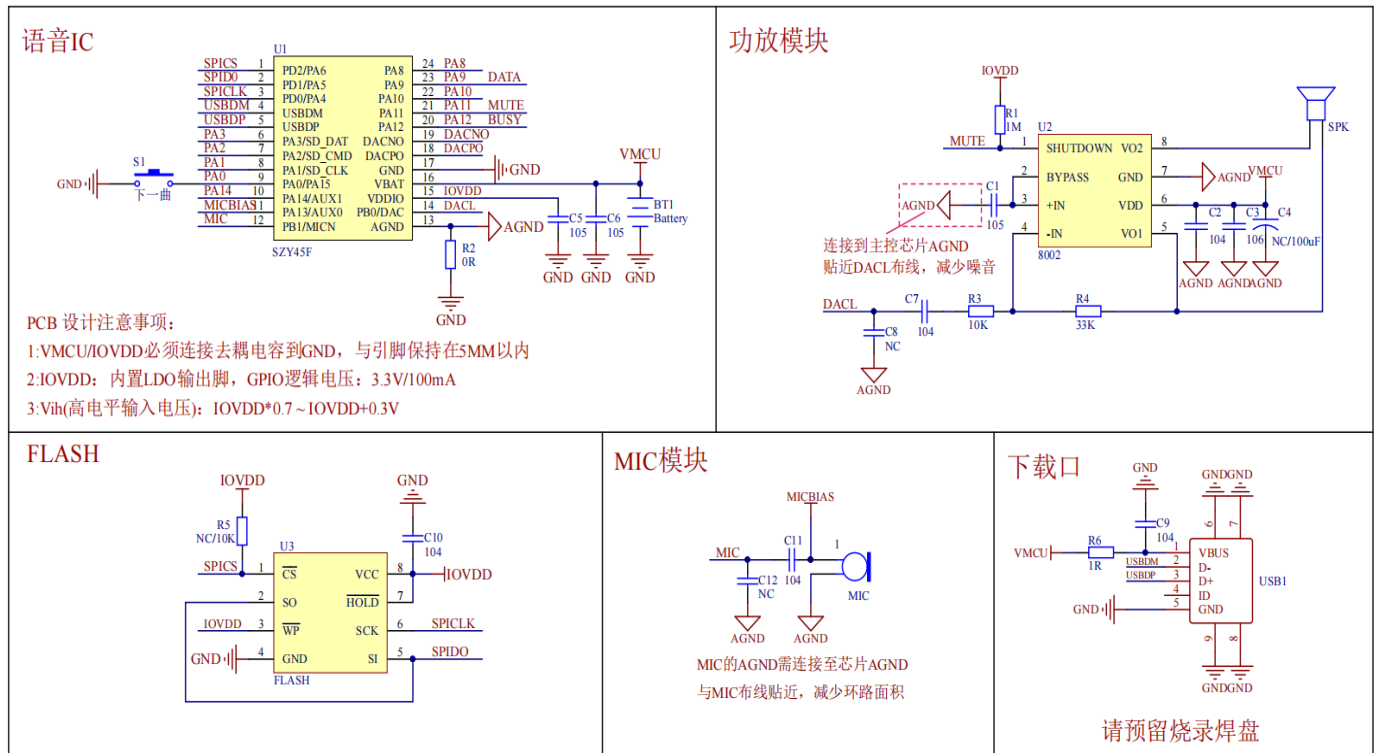
6	0X05	固定声音6	
7	0X06	固定声音7	
8	0X07	固定声音8	
9	0X08	固定声音9	
10	0X09	固定声音10	
11	0X0A	固定声音11	
12	0X0B	固定声音12	
13	0X0C	固定声音13	
14	~	~N	
15	0XBE	最大曲目	
16	0XBF	停止录音+“滴滴”声提醒	针对录音指令有效
17	0XC0	第1段录音+“滴”声提醒	第一首录音指令
18	0XC1	第2段录音+“滴”声提醒	预留（需要请告知）
19	N~	N~	预留（需要请告知）
20	0XCF	第16段录音+“滴”声提醒	预留（需要请告知）
21	0XD0	第1段录音播放录音	第一首播放录音指令
22	0XD1	第2段录音播放录音	预留（需要请告知）
23	N~	N~	预留（需要请告知）
24	0XDF	第16段录音播放录音	预留（需要请告知）
25	0XF1	音量1（最小音量）	对播放录音和播放语音有效
26	0XF2-0XFF	音量2-音量15	对播放录音和播放语音有效
27	0XE9	音量加	对播放录音和播放语音有效
28	0XEA	音量减	对播放录音和播放语音有效
29	0XEB	静音	对播放录音和播放语音有效
30	0XEC	重播	针对语音指令
31	0XED	上一曲	针对语音指令
32	0XEE	下一曲	针对语音指令
33	0XEF	循环指令：必须先发音乐协议后隔10MS再发循环指令	对播放录音和播放语音有效
34	0XF0	停止	对播放录音和播放语音有效

六、QSOP24参考原理图

PWM输出:



DAC输出:



七、QSOP24 芯片尺寸图

QSOP-24 (150mil, 0.635mm pin pitch)

